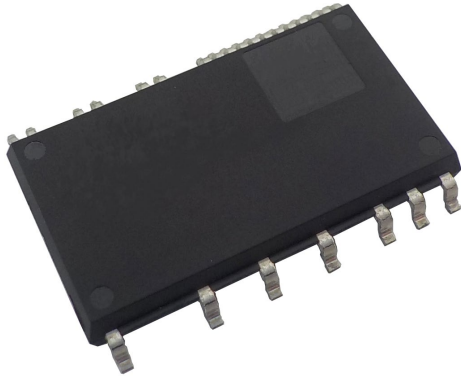


< SOIPM > SP2SK

トランスファーモールド形
絶縁形

[外形]



[主回路構成及び定格]

- DC入力, 三相AC出力IGBTインバータ
- 600V, 2A (RC-IGBT内蔵)
- 絶縁型トランスファーモールドパッケージ
- N側IGBTオープンエミッタ
- 制限抵抗付きブートストラップダイオード内蔵

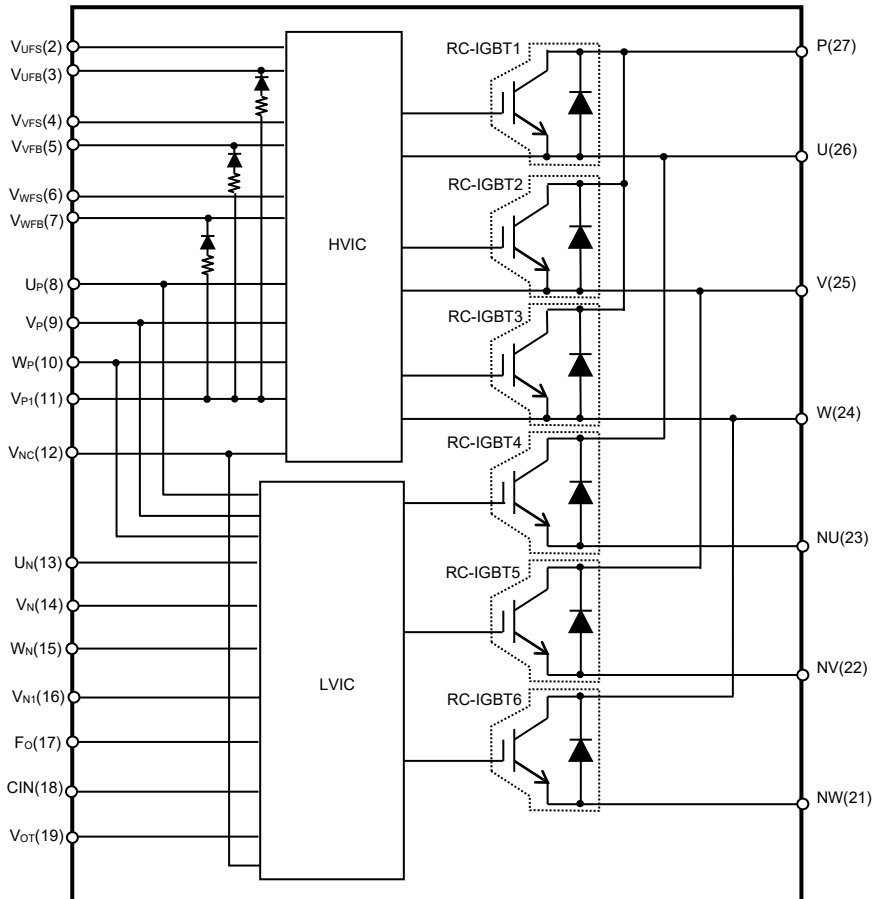
[用途]

AC100~240Vrms(DC 400V以下)系モータ制御用インバータ装置

[内蔵機能]

- P側IGBT用 : 駆動回路, 高圧レベルシフト回路, 制御電源電圧低下(UV)保護回路(エラー出力なし)
- N側IGBT用 : 駆動回路, 制御電源電圧低下(UV)保護回路, 短絡電流保護回路(外付けシャント抵抗による), 過熱(OT)保護回路
- エラー出力 : N側IGBT用SC保護回路動作時, N側UV保護回路動作時及びOT保護動作時Fo出力
- 温度出力 : N側駆動用IC部の温度をアナログ信号で出力
- アーム短絡防止 : インターロック機能
- 入力インタフェース: 3V, 5V系対応(ハイアクティブ)
- UL認証済み: UL1557 File E323585

[内部回路]



< SOIPM >
SP2SK
 トランスファーモールド形
 絶縁形

最大定格(指定のない場合は、 $T_j=25^{\circ}\text{C}$)

インバータ部

記号	項目	条件	定格値	単位
V_{CC}	電源電圧	P-NU, NV, NW端子間	450	V
$V_{CC(surge)}$	電源電圧(サージ)	P-NU, NV, NW端子間	500	V
V_{CES}	コレクタ・エミッタ間電圧	-	600	V
$\pm I_C$	コレクタ電流	$T_C = 25^{\circ}\text{C}$ (注1)	1.5	A
I_{op}	出力電流(ピーク)	正弦波, $T_C = 25^{\circ}\text{C}$, $f_o \geq 1\text{Hz}$	2	A
$\pm I_{CP}$	コレクタ電流(ピーク)	$T_C = 25^{\circ}\text{C}$, 1ms以下	3	A
T_j	動作接合温度	-	-30~+150	$^{\circ}\text{C}$

注1. パルス幅及び周期は、接合温度で制限されます。

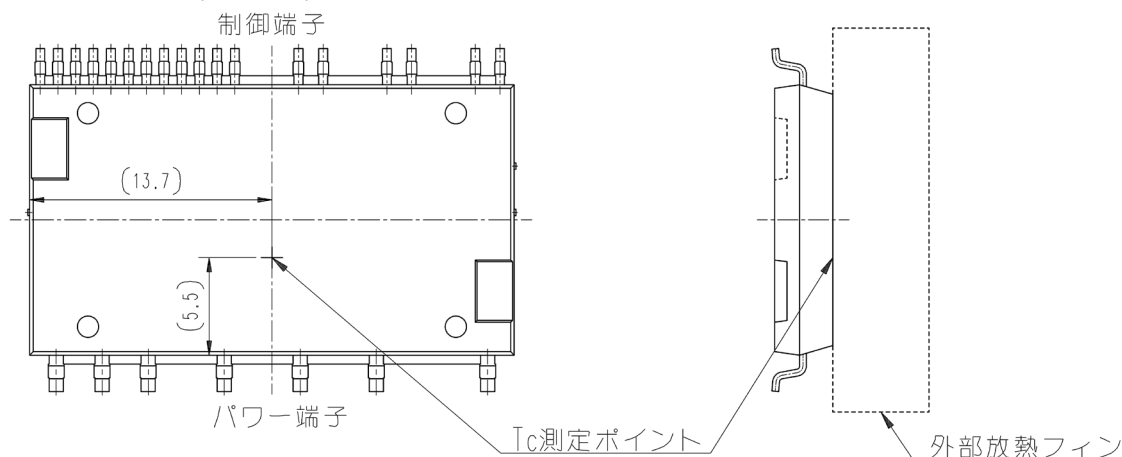
制御(保護)部

記号	項目	条件	定格値	単位
V_D	制御電源電圧	$V_{P1}-V_{NC}$, $V_{N1}-V_{NC}$ 端子間	20	V
V_{DB}	制御電源電圧	$V_{UFB}-V_{UFS}$, $V_{VFB}-V_{VFS}$, $V_{WFB}-V_{WFS}$ 端子間	20	V
V_{IN}	入力電圧	U_P , V_P , W_P , U_N , V_N , W_N-V_{NC} 端子間	-0.5~ $V_D+0.5$	V
V_{FO}	エラー出力印加電圧	F_O-V_{NC} 端子間	-0.5~ $V_D+0.5$	V
I_{FO}	エラー出力電流	F_O 端子のシンク電流値	1	mA
V_{SC}	電流検出入力電圧	$CIN-V_{NC}$ 端子間	-0.5~ $V_D+0.5$	V

全システム

記号	項目	条件	定格値	単位
$V_{CC(PROT)}$	電源電圧自己保護範囲(短絡)	$V_D = 13.5 \sim 16.5\text{V}$, インバータ部 $T_j = 125^{\circ}\text{C}$ スタート, 2 μs 以内, 非繰り返し	400	V
T_C	動作モジュール温度	T_C : 測定点は図1に規定	-30~+115	$^{\circ}\text{C}$
T_{stg}	保存温度	-	-40~+125	$^{\circ}\text{C}$
V_{iso}	絶縁耐圧	正弦波 60Hz, AC 1分間, 全端子共通-ヒートシンク間	1500	Vrms

図1. ケース温度 T_C 測定点(単位:mm)



熱抵抗

記号	項目	条件	規格値			単位
			最小	標準	最大	
$R_{th(j-c)Q}$	接合・ケース間熱抵抗(注2)	インバータRC-IGBT (1/6 モジュール)	-	-	15	$^{\circ}\text{C/W}$
$R_{th(j-a)Q}$	接合・周囲間熱抵抗(注3)	インバータRC-IGBT (1 モジュール)	-	-	31	$^{\circ}\text{C/W}$

注2. ヒートシンク取り付け時

注3. 測定環境はJEDEC51-2AIに準拠しています。なお、接合・周囲間熱抵抗は基板パターン、基板仕様、配置などの測定環境に依存します。

< SOIPM >
SP2SK
 トランスファーモールド形
 絶縁形

電気的特性(指定のない場合は、 $T_j = 25^\circ\text{C}$)
 インバータ部

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
$V_{CE(sat)}$	コレクタ・エミッタ間飽和電圧	$V_D = V_{DB} = 15\text{V}, V_{IN} = 5\text{V}$	$I_C = 2\text{A}, T_j = 25^\circ\text{C}$	-	2.30	3.10	V
			$I_C = 2\text{A}, T_j = 125^\circ\text{C}$	-	2.60	3.55	
V_{EC}	FWD順電圧降下	$V_{IN} = 0\text{V}, -I_C = 2\text{A}$	-	2.30	3.00	V	
t_{on}	スイッチング時間	$V_{CC} = 300\text{V}, V_D = V_{DB} = 15\text{V}$ $I_C = 2\text{A}, T_j = 125^\circ\text{C}, V_{IN} = 0 \leftrightarrow 5\text{V}$ 誘導負荷(上一下アーム)	-	0.40	0.85	1.30	μs
$t_{c(on)}$			-	0.20	0.50	μs	
t_{off}			-	0.90	1.60	μs	
$t_{c(off)}$			-	0.10	0.35	μs	
t_{rr}			-	0.25	-	μs	
I_{CES}	コレクタ・エミッタ間遮断電流	$V_{CE} = V_{CES}$	$T_j = 25^\circ\text{C}$	-	-	1	mA
			$T_j = 125^\circ\text{C}$	-	-	10	

制御(保護)部

記号	項目	測定条件	規格値			単位	
			最小	標準	最大		
I_D	回路電流	$V_{P1}-V_{NC}, V_{N1}-V_{NC}$ の総和	$V_D=15\text{V}, V_{IN}=0\text{V}$	-	-	4.20	mA
			$V_D=15\text{V}, V_{IN}=5\text{V}$	-	-	4.20	
I_{DB}		$V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}$	$V_D=V_{DB}=15\text{V}, V_{IN}=0\text{V}$	-	-	0.10	mA
			$V_D=V_{DB}=15\text{V}, V_{IN}=5\text{V}$	-	-	0.10	
$V_{SC(ref)}$	短絡保護トリップレベル	$V_D=15\text{V}$ (注4)	0.455	0.480	0.505	V	
UV_{DBt}	P側制御電源電圧低下保護	$T_j \leq 125^\circ\text{C}$	トリップレベル	8.0	10.0	12.0	V
UV_{DBr}			リセットレベル	8.0	10.0	12.0	V
UV_{Dt}	N側制御電源電圧低下保護	$T_j \leq 125^\circ\text{C}$	トリップレベル	10.3	-	12.5	V
UV_{Dr}			リセットレベル	10.8	-	13.0	V
V_{OT}	アナログ温度出力	ブルダウン抵抗 $R=5.1\text{k}\Omega$, LVIC温度 $=95^\circ\text{C}$ (注5)	2.76	2.89	3.03	V	
OT_t	過熱保護	$V_D=15\text{V}$, LVIC温度検出 (注6)	トリップレベル	125	135	145	$^\circ\text{C}$
OT_{rh}			リセット温度ヒステリシス幅	-	10	-	$^\circ\text{C}$
V_{FOH}	エラー出力電圧	$V_{SC} = 0\text{V}, F_o = 10\text{k}\Omega, 5\text{V}$ プルアップ $V_{SC} = 1\text{V}, I_{FO} = 1\text{mA}$	4.9	-	-	V	
V_{FOL}			-	-	0.95	V	
t_{FO}	エラー出力パルス幅	(注7)	20	-	-	μs	
I_{IN}	入力電流	$V_{IN} = 5\text{V}$	0.70	1.00	1.50	mA	
$V_{th(on)}$	入力オンしきい電圧	$U_P, V_P, W_P, U_N, V_N, W_N-V_{NC}$ 端子間	-	1.70	2.35	V	
$V_{th(off)}$	入力オフしきい電圧		0.70	1.20	-	V	
$V_{th(hys)}$	入力しきい値ヒステリシス電圧		0.25	0.50	-	V	
V_F	ブートストラップDi順電圧降下	$I_F=10\text{mA}$, 制限抵抗の電圧降下含む (注8)	1.1	1.7	2.3	V	
R	制限抵抗値	ブートストラップDiに内蔵	80	100	120	Ω	

注4. 短絡保護は下アームのみ動作します。また、保護電流値は2.5A以下になるように外部抵抗を選定してください。

- アナログ温度出力機能のLVIC温度- V_{OT} 出力特性を図3に示します。なお V_{OT} 出力が、貴社設定の温度保護レベルに達した時は、システム側でスイッチング動作をただちに停止してください。
- 過熱保護(OT)はLVICの温度がOTトリップ温度に達すると F_o を出力し、下アームのRC-IGBTの出力を遮断します。エラー出力で停止した際に、冷却システムが異常状態(空冷ファンの故障など)であった場合やヒートシンク無し使用の場合は、パワーチップの接合温度が最大瞬間接合温度 150°C を超えている場合がありますので、製品を交換してください。(冷却システムのみを修理し、SOIPMを再使用することはお止めください。)
- エラー出力は、短絡保護・N側(V_D)制御電源電圧低下保護・過熱保護時に出力します。 F_o 出力時間は、エラーモードにより異なります。SC保護の場合、 F_o 出力時間は、min. $20\mu\text{s}$ となります。UV及びOT保護時には、UV,OT状態が解消されるまで F_o 出力し続けます。(最小出力時間は、 $20\mu\text{s}$ となります)
- ブートストラップDiの特性を図2に示します。

図2. ブートストラップDi V_F - I_F 特性($T_a=25^\circ\text{C}$, 制限抵抗による電圧降下含む) (右図は拡大図)

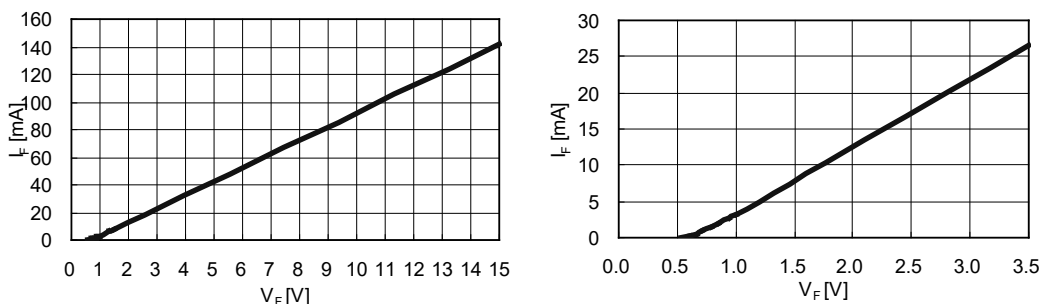


図3. LVIC温度- V_{OT} 出力特性

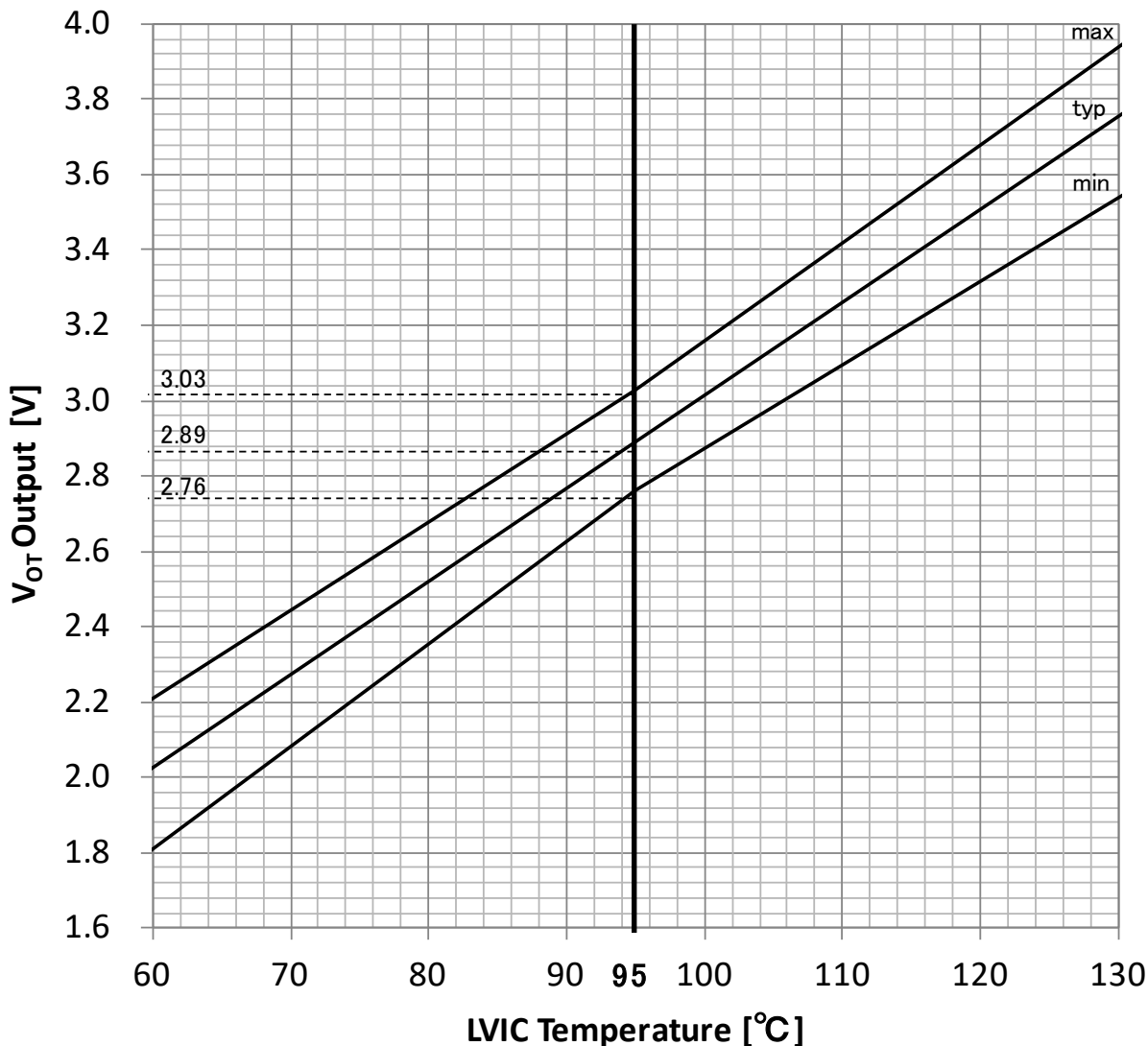
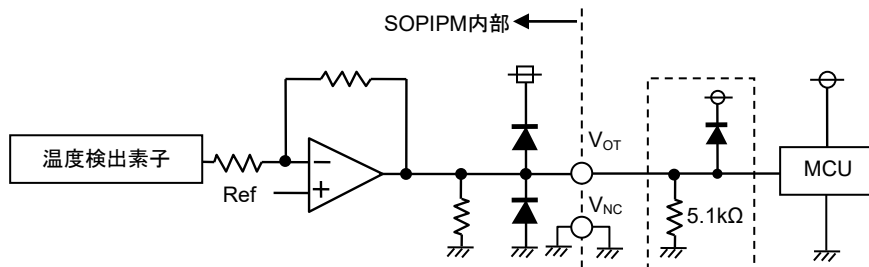


図4. V_{OT} 出力回路



- (1) 室温より低い温度時において、出力の線形性が必要な場合、 V_{OT} - V_{NC} (=コントローラGND)間に5.1kΩのプルダウン抵抗の設置を推奨いたします。プルダウン抵抗を設置される場合は、 V_{OT} 出力電圧÷抵抗値程度の電流が、LVICの消費電流として常時余分に流れることになります。過熱保護のためだけに本出力を使用し、室温以下の出力が不要な場合、プルダウン抵抗は接続不要です。
- (2) V_{OT} 出力は温度が上昇した際にマイコンの電源電圧を超える可能性があります。3.3Vなど低電圧マイコンなどを使用される場合は、マイコンの保護のため、 V_{OT} 出力とマイコンの電源(例 3.3V)の間にクランプダイオードの設置を推奨いたします。
- (3) V_{OT} 出力を未使用の場合は、本出力端子は、NC(ノーコネクション)としてください。

V_{OT} 出力の使用方法につきましては、本製品のアプリケーションノートもご参照ください。

< SOIPM >
SP2SK
 トランスファーモールド形
 絶縁形

機械的定格及び特性

記号	項目	測定条件	参考規格	規格値			単位
				最小	標準	最大	
-	質量	-	-	-	3.7	-	g
-	端子強度引張り	荷重: 2.2N	JEITA ED-4701 401 方法 I	30	-	-	s

推奨使用条件

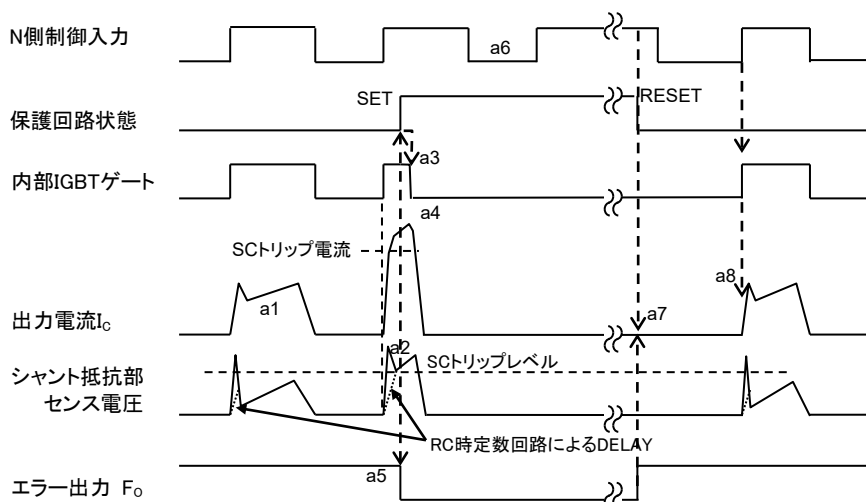
記号	項目	測定条件	規格値			単位
			最小	標準	最大	
V_{CC}	電源電圧	P-NU, NV, NW 端子間	0	300	400	V
V_D	制御電源電圧	$V_{P1}-V_{NC}, V_{N1}-V_{NC}$ 端子間	13.5	15.0	16.5	V
V_{DB}	制御電源電圧	$V_{UFB}-V_{UFS}, V_{VFB}-V_{VFS}, V_{WFB}-V_{WFS}$ 端子間	13.0	15.0	18.5	V
$\Delta V_D, \Delta V_{DB}$	制御電源電圧変動率	-	-1	-	+1	V/ μ s
t_{dead}	上下アーム休止時間	各アーム段入力に対応	1.0	-	-	μ s
f_{PWM}	PWM制御入力信号	$T_C \leq 100^\circ\text{C}, T_J \leq 125^\circ\text{C}$	-	-	20	kHz
PWIN(on)	許容最小	(注9)	0.7	-	-	μ s
PWIN(off)	入力パルス幅		0.7	-	-	
V_{NC}	V_{NC} 端子変動	$V_{NC}-NU, NV, NW$ 端子間の電位差, サージ電圧含む	-5	-	+5	V
T_J	接合温度	-	-20	-	125	$^\circ\text{C}$

注9. PWIN(on)、PWIN(off)未満のパルス幅の入力信号には出力が応答しないことがあります。

図5. 保護動作シーケンス

A. SC動作シーケンス(N側のみ)・・・外付けシャント抵抗、RC時定数による保護

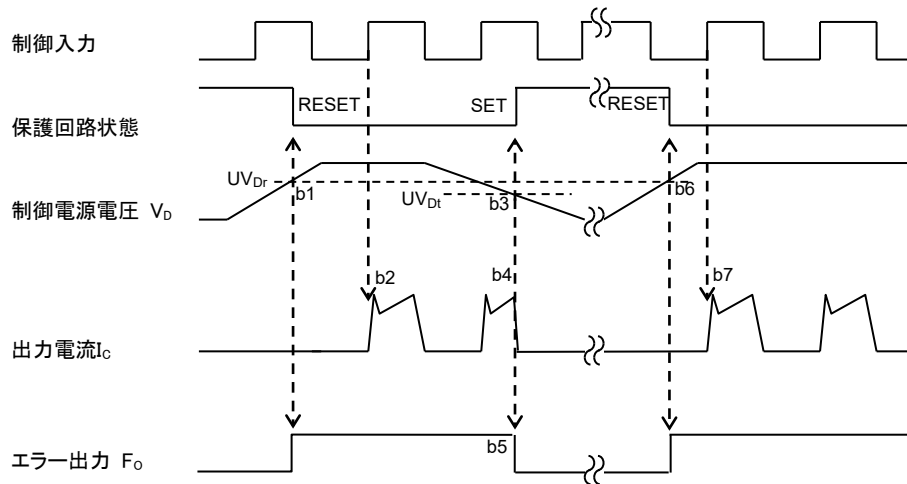
- a1. 正常動作=IGBTオン=出力電流有り
- a2. 過電流検出(SCTリガ)・・・RC時定数は、2 μ s以内に遮断するように最適遮断時間を設定(1.5~2.0 μ s以下推奨)
- a3. N側全相のIGBTゲートをハード遮断
- a4. N側全相のIGBTがオフ
- a5. Fo出力・・・Fo出力時間はmin.20 μ s
- a6. 入力“L”=オフ
- a7. Fo出力終了。入力“H”途中でも次のオン信号(L→H)が入力されるまで、IGBTはオフ状態。
(各相への入力で相ごとに通常状態に復帰します)
- a8. 正常動作=IGBTオン=出力電流有り



< SOIPM >
SP2SK
 トランスファーモールド形
 絶縁形

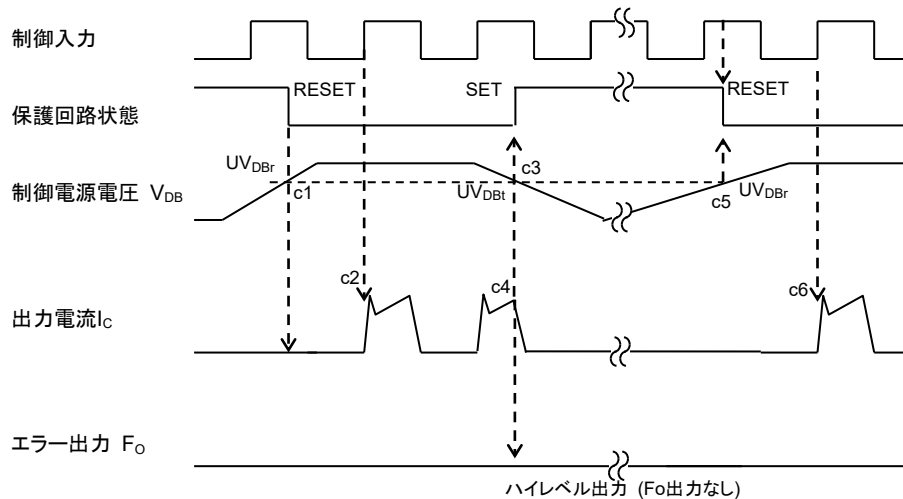
B. 制御電源電圧低下保護動作シーケンス (N側、 UV_D)

- b1. 制御電源電圧立上り…… UV_{Dr} にて次のオン信号(L→H)入力より動作開始 (各相への入力で相ごとに通常状態に復帰します)
- b2. 正常動作=IGBTオン=出力電流有り
- b3. 制御電源電圧低下 (UV_{Dt})
- b4. N側全相のIGBTオフ……制御入力の状態に関らずオフ
- b5. Fo動作開始 (min.20 μ s、制御電源電圧が復帰するまでの間Fo出力)
- b6. 制御電源電圧復帰 (UV_{Dr})
- b7. 正常動作=IGBTオン=出力電流有り



C. 制御電源電圧低下保護動作シーケンス (P側、 UV_{DB})

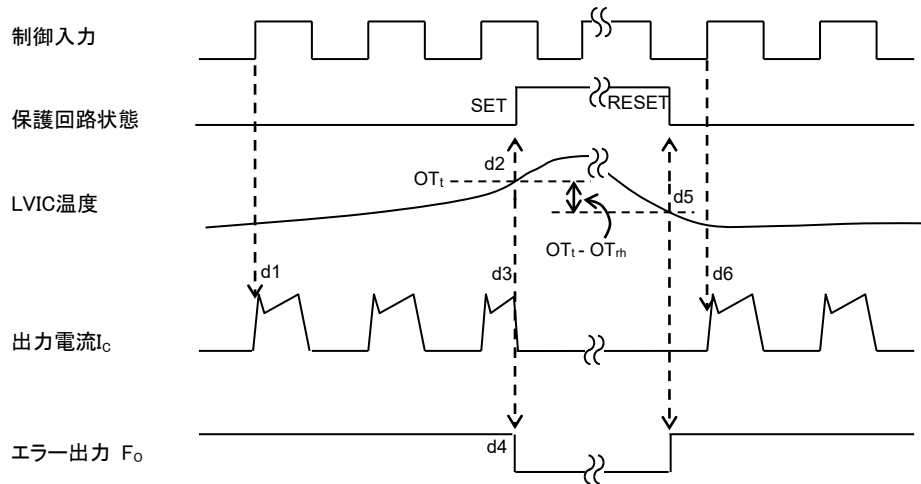
- c1. 制御電源電圧立上り…… UV_{DBr} にて次のオン信号(L→H)入力より動作開始
- c2. 正常動作=IGBTオン=出力電流有り
- c3. 制御電源電圧低下 (UV_{DBt})
- c4. 該当相のIGBTのみオフ……制御入力に関らずオフ、 F_o 出力はなし
- c5. 制御電源電圧復帰 (UV_{DBr})
- c6. 正常動作=IGBTオン=出力電流有り



< SOIPM >
SP2SK
 トランスファーモールド形
 絶縁形

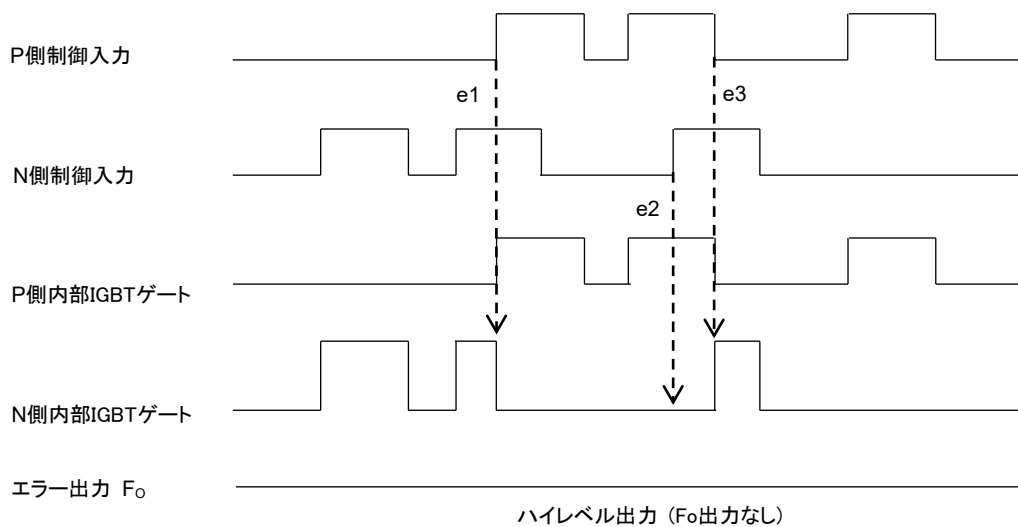
D. 過熱保護動作シーケンス(N側のみ、LVICの温度をモニタ)

- d1. 正常動作=IGBTオン=出力電流有り
- d2. LVIC温度上昇
- d3. N側全相のIGBTオフ……制御入力の状態に関らずオフ
- d4. Fo動作開始 (min. 20 μ s以上、LVIC温度が低下するまでの間Fo出力)
- d5. LVIC温度低下 (OT_t-OT_{th}) (保護回路状態がリセットされたタイミングで制御入力が”H”であってもIGBTはオンしません。)
- d6. 次のオン信号(L→H)入力より正常動作開始 (各相への入力で相ごとに通常状態に復帰します)



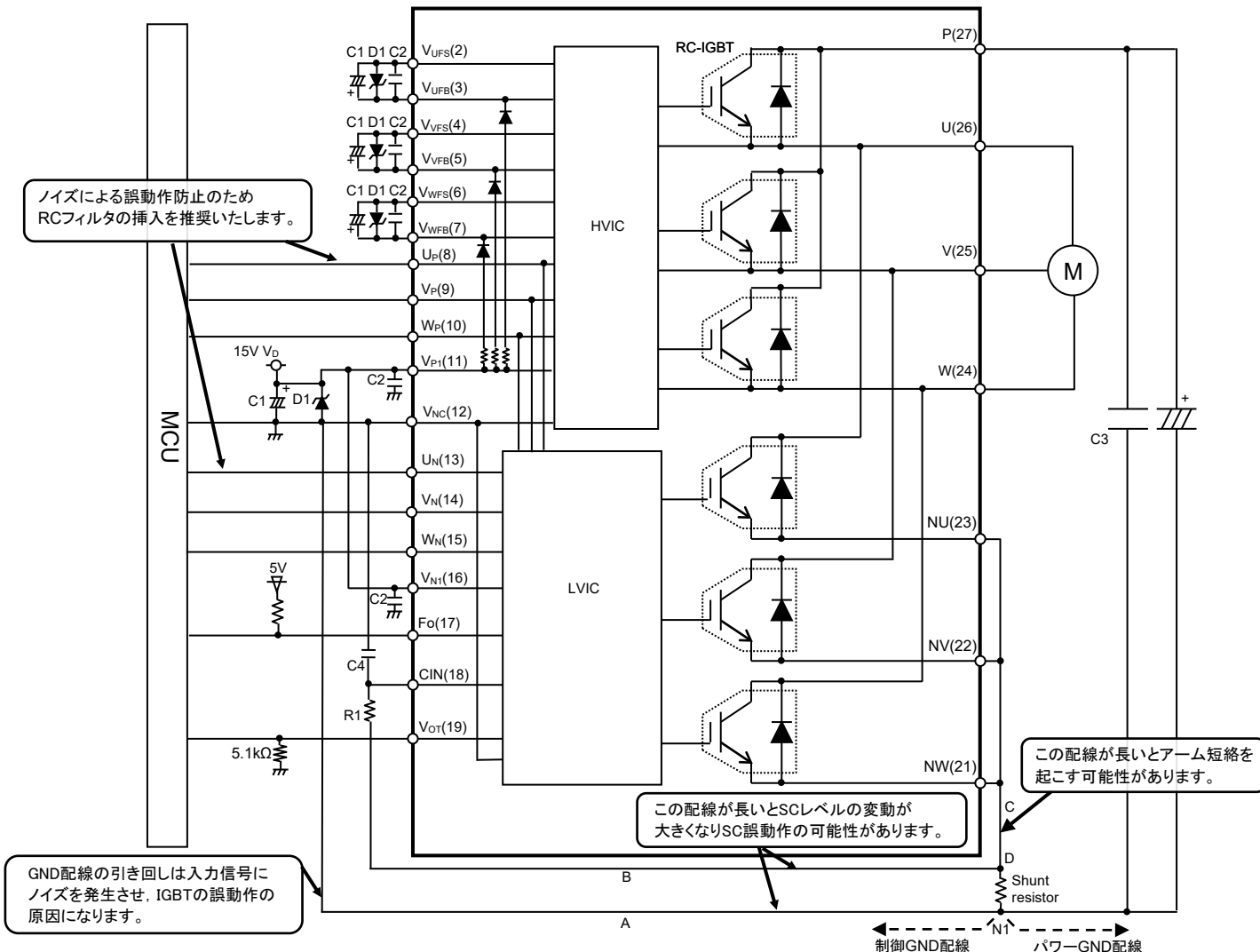
E. インターロック動作シーケンス

- e1. N側制御入力がオン(H)のときにP側制御入力がオン(L→H)……N側のIGBTがオフ
- e2. P側制御入力がオン(H)のときにN側制御入力がオン(L→H)……N側のIGBTがオフ
- e3. P側制御入力オフ(H→L)したときにN側制御入力がオン(H)……N側のIGBTがオン



< SOIPM >
 SP2SK
 トランスファーモールド形
 絶縁形

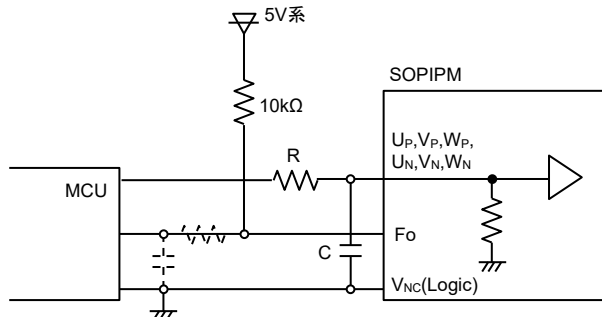
図6. 外部応用回路例



- (1) 制御側電源GNDとパワー側GNDの配線を共通のベタ配線で配線すると大電流が流れるパワー-GNDの変動の影響を受け誤動作の可能性がありますので、制御側電源GNDとパワー側GNDの配線は分けて配線し、N1点(シャント抵抗の端子部)にて一点接続としてください。
- (2) 制御電源へのサージ電圧吸収用にツェナダイオードD1(ツェナ電圧24V、許容損失1W程度)を制御電源端子間近傍への接続を推奨します。
- (3) サージ電圧による過電圧破壊を防止するために、平滑コンデンサとP、N1端子間の配線はできるだけ短くしてください。またP-N1端子間に0.1 μ -0.22 μ F程度のスナバコンデンサC3を挿入してください。
- (4) 短絡保護の誤動作防止用RCフィルタ(R1C4)の時定数は、短絡時に2 μ s以下で遮断するように設定してください。(1.5~2 μ s以下推奨) また、R1、C4は温度補償用などバラツキの小さいものを推奨します。遮断時間は、配線パターンによって変わりますので十分評価してください。(CIN端子近傍への設置を推奨)
- (5) A、B、Cの配線はIGBTの動作に大きな影響をあたえるため、配線はできるだけ短く配線してください。
- (6) 短絡保護の誤動作防止のため、CIN端子への配線はシャント抵抗端子部直近のD点で分岐し、できるだけ短くしてください。またNU、NV、NW端子相互の接続は端子近傍で実施してください。シャント抵抗には表面実装タイプなど低インダクタスタンプで、温度補償用などバラツキの小さいものを推奨します。
- (7) 各コンデンサはSOIPMの端子近傍に設置してください。C1は、温度特性、周波数特性が優れた電解コンデンサ、C2は0.22 μ -2 μ Fでノイズ除去用の温度、周波数、DCバイアス特性に優れたセラミックコンデンサ(B、R特性など)を推奨します。
- (8) 入力信号はハイアクティブです。IC内部で3.3k Ω (min)の抵抗でプルダウンしています。誤動作防止のため、入力信号配線はできるだけ短く配線してください。誤動作防止のためRCフィルタを挿入する場合は、入力のしきい値電圧を満足するように設定してください。専用HVICを採用しているため、MCUに直接接続することができます。(電気的絶縁とはなりません)
- (9) Fo端子はオープンドレインです。I_{Fo}=1mA以下となるような抵抗値でMCUの制御電源(5V、3.3Vなど)にプルアップしてご使用ください。I_{Fo}=プルアップ電源電圧/プルアップ抵抗値で概算できます。5Vにプルアップする場合、5k Ω 以上、10k Ω を推奨します。
- (10) 制御ICの電源ラインに高周波の急峻なノイズが重畳されると、ICの誤動作が起きてFoを出力し、停止することがあります。制御電源ラインのノイズは、dV/dt \leq 1V/ μ s、V_{ripple} \leq 2Vp-pとなるように電源回路を設計してください。
- (11) 本製品では、各相あるいは、個体間で並列接続して同一負荷を駆動するような使用方法は、推奨いたしません。

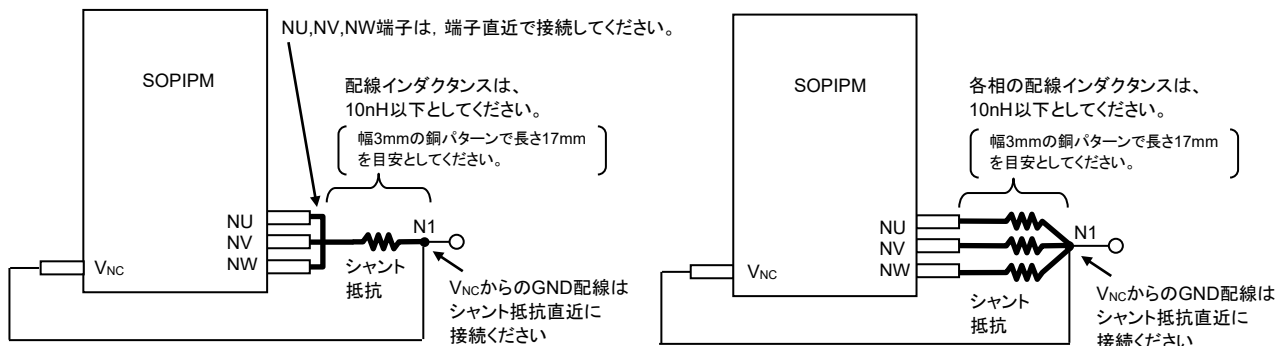
< SOIPM >
SP2SK
 トランスファーモールド形
 絶縁形

図7. 制御端子接続例



注: 入力RCカップリングは、応用システムに使われるPWM制御入力方式、入力配線パターンにより変わります。SOIPM入力信号部は、IC内部で3.3kΩ(min)の抵抗ブルダウを行っています。入力信号ラインに抵抗を挿入される場合は、SOIPMの入力しきい値を満足する設定としてください。F_o端子はオープンドレインです。制御電源(5V, 15V)にI_{Fo}=1mA以下となるような抵抗でプルアップしてご使用ください。(5Vにプルアップする場合、5kΩ以上、10kΩを推奨します)

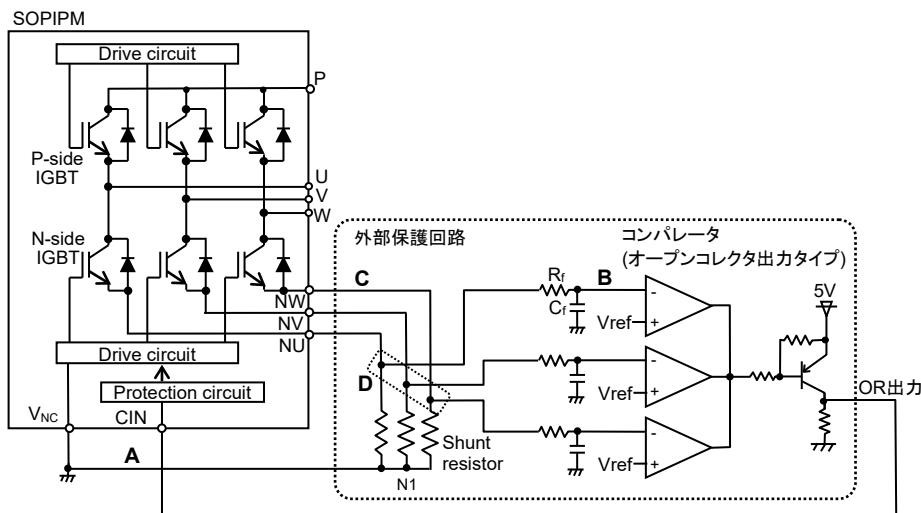
図8. 外付けシャント抵抗周辺配線



シャント抵抗には表面実装タイプなど低インダクタンスタイプを推奨します。

図9. N側オープンエミッタ(3シャント)時外部SC保護回路例

3シャント使用時には、短絡保護のために3相のシャント抵抗の電圧をそのままCIN端子に入力できないため、下図のような外部回路が必要です。

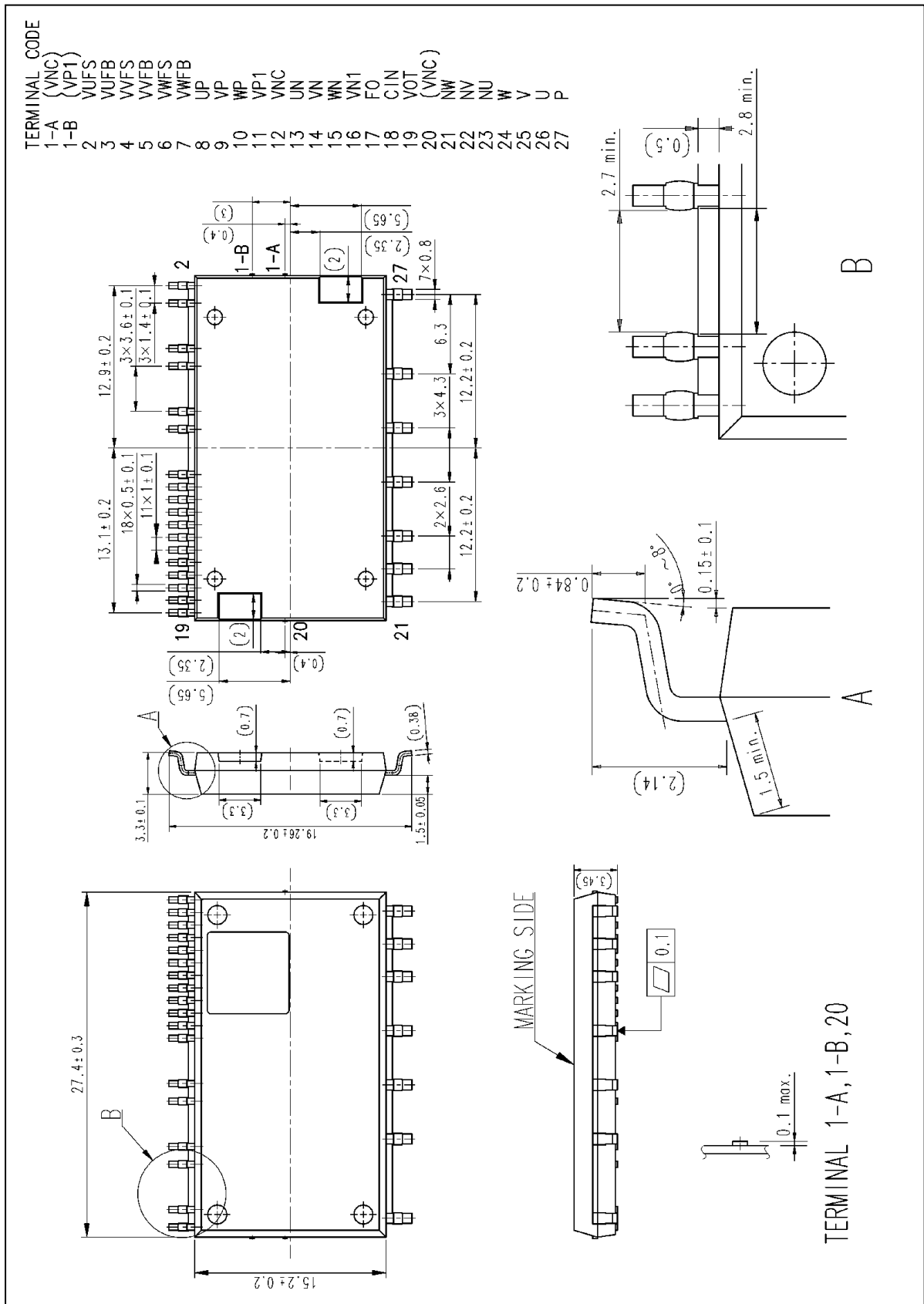


- (1) 短絡保護の誤動作防止用RCフィルタ(R_f, C_f)の時定数は、短絡時に2μs以下で遮断できるように設定してください。(1.5~2μs推奨) 遮断時間は、配線パターン、コンパレータの反応速度などにも依存します。
- (2) しきい値電圧V_{ref}は、SOIPMの短絡トリップ電圧V_{sc(ref)}の規格値と同じにすることを推奨します。(typ.0.480V)
- (3) シャント抵抗値は、短絡保護トリップ電流値が規定の値(=2.5A)以下となるように設定してください。
- (4) 誤動作防止のため、A、B、Cの配線は、可能な限り短くしてください。
- (5) コンパレータへの入力の配線は、シャント抵抗の端子部直近(D点)で分岐してください。
- (6) OR出力のHighレベル(保護時出力)は、CIN端子の短絡トリップ電圧の最大値である0.505V以上となるように設定してください。
- (7) コンパレータ、V_{ref}生成回路のGNDおよびC_fは、パワーGND配線ではなく制御GND配線に接続してください。

< SOIPM >
 SP2SK
 トランスファーモールド形
 絶縁形

図10. 外形図

単位:mm



* 指定のない場合は公差は±0.15mmです。寸法に樹脂バリ、ゲート残りは含みません
 * ()の端子はダミー端子ですが電位(15V或いはGND)をもちますのでNC(ノーコネクション)状態で使用ください。

特記事項

本資料に記載されている情報は、いかなる場合でも、条件、特性及び品質を保証するものではありません。弊社半導体製品は必ず本資料に記載された最大定格の範囲内でご使用いただき、また、適用される法令による要求、規範及び基準をお客様が遵守することを前提としております。

なお、弊社の権限を有する者が署名した書面による明示の承諾がある場合を除き、人身事故を招くおそれのある用途に弊社半導体製品を使用することはできません。

パワー半導体製品は、長期の信頼性(パワーサイクルやサーマルサイクル等)について寿命を有していることや、特殊環境下(結露、高湿度、高粉塵、高塩分、高地、有機物・腐食性ガス・爆発性ガスが多い環境、端子部等への過度な応力等)での使用により、故障が発生したり、誤動作したりする場合がありますので、十分ご注意ください。また、技術的要件によっては弊社半導体製品に環境規制物質等が含まれる可能性があります。詳細確認を要する場合には、最寄りの弊社営業所、あるいは代理店までお問い合わせください。

本資料の内容・データは、専門技術・教育を受けられた技術者を対象としています。弊社半導体製品のお客様用途への適合性及び適合性に関する弊社製品データの完全性については、お客様の技術部門の責任にて評価・判断してください。なお、貴社製品への適用検討にあたって、弊社半導体製品単体で評価するだけでなく、システム全体で十分に評価し、適用可否をご判断ください。必要に応じ、電源と半導体製品の間に適切な容量のヒューズまたはブレーカーを取り付けて二次破壊を防ぐなど、安全設計に十分ご注意ください。関連するアプリケーションノート・技術資料も合わせてご参照ください。

安全設計に関するお願い

弊社は品質、信頼性の向上に努めておりますが、半導体製品は故障が発生したり、誤動作する場合があります。弊社の半導体製品の故障又は誤動作によって結果として、人身事故、火災事故、社会的損害などを生じさせないような安全性を考慮した冗長設計、延焼対策設計、誤動作防止設計などの安全設計に十分ご留意ください。

本資料ご利用に際しての留意事項

- 本資料は、お客様が用途に応じた適切な三菱半導体製品をご購入いただくための参考資料であり、本資料中に記載の技術情報について三菱電機または、第三者に帰属する知的財産権その他の権利の実施、使用を許諾するものではありません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他応用回路例の使用に起因する損害、第三者所有の権利に対する侵害に関し、三菱電機は責任を負いません。
- 本資料に記載の製品データ、図、表、プログラム、アルゴリズムその他全ての情報は本資料発行時点のものであり、三菱電機は、予告なしに、本資料に記載した製品または仕様を変更することがあります。三菱半導体製品のご購入にあたりましては、事前に三菱電機または代理店へ最新の情報をご確認頂きますとともに、三菱電機半導体情報ホームページ(www.MitsubishiElectric.co.jp/semiconductors/)などを通じて公開される情報に常にご注意ください。
- 本資料に記載した情報は、正確を期すため、慎重に制作したのですが万一本資料の記述誤りに起因する損害がお客様に生じた場合には、三菱電機はその責任を負いません。
- 本資料に記載の製品データ、図、表に示す技術的な内容、プログラム及びアルゴリズムを流用する場合は、技術内容、プログラム、アルゴリズム単位で評価するだけでなく、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。三菱電機は、適用可否に対する責任を負いません。
- 本資料に記載された製品は、人命にかかわるような状況の下で使用される機器あるいはシステムに用いられることを目的として設計、製造されたものではありません。本資料に記載の製品を運輸、移動体用、医療用、航空宇宙用、原子力制御用、海底中継用機器あるいはシステムなど、特殊用途へのご利用をご検討の際には、三菱電機または代理店へご照会ください。
- 半導体・デバイスサイトに含まれる製品や技術をお客様が他の国へ提供する場合は、日本およびその他の国の輸出管理規制等を遵守する必要があります。また、日本、その他の仕向け地における輸出管理規則に抵触する迂回行為や再輸出は禁止します。
- 本資料の一部または全部の転載、複製については、文書による三菱電機の事前の承諾が必要です。
- 本資料に関し詳細についてのお問い合わせ、その他お気づきの点がございましたら三菱電機または代理店までご照会ください。